PAT-NO: JP02001102475A

DOCUMENT-IDENTIFIER: JP 2001102475 A

TITLE: PACKAGE FOR SEMICONDUCTOR ELEMENT

AND ITS MOUNING

STRUCTURE

PUBN-DATE: April 13, 2001

INVENTOR-INFORMATION:

NAME
YONEKURA, HIDETO
N/A
AZUMA, MASAHIKO
N/A
KOKUBU, MASAYA
NAGAE, KENICHI
N/A

ASSIGNEE-INFORMATION:

NAME COUNTRY

KYOCERA CORP N/A

APPL-NO: JP11276865

APPL-DATE: September 29, 1999

INT-CL (IPC): H01L023/02, H01L021/60 , H01L023/08 ,

H01L023/12 , H01L023/36

#### ABSTRACT:

PROBLEM TO BE SOLVED: To maintain a firm and long lasting stable electric connection even when a package for semiconductor elements provided with a lid for heat dissipation is mounted on an external circuit board.

SOLUTION: In the structure that a package B for semiconductor elements is mounted on an external circuit board C including an organic resin, a

semiconductor element A provided with an electrode 8 for connection is placed

on the front surface of an insulation substrate 1 where a metallized wiring

layer 2 is clad. Then, the package B is provided with a highly heat conductive

lid 12 which is consisted by brazing the metallized wiring layer 2 and the

electrode 8, and which is attached to the front surface of the insulating

substrate 1 so as to over the semiconductor element A, a part of which is

adhered to the upper surface of the semiconductor element  ${\bf A}$ , and connecting

terminals 9 connected electrically with the semiconductor element A arranged on

the rear surface of the insulation substrate 1. In this structure, a thermal

expansion coefficiency of the insulation substrate 1 at 40-150°C is 8-20

ppm/°C, and the highly heat conductive lid 12 is made of a material whose

thermal expansion coefficiency is lower then that of the substrate 1 and is

smaller than the external circuit board C.

COPYRIGHT: (C) 2001, JPO

# (19)日本国特許庁 (JP)

# (12) 公開特許公報(A)

(11)特許出顧公開番号 特開2001-102475 (P2001-102475A)

(43)公開日 平成13年4月13日(2001.4.13)

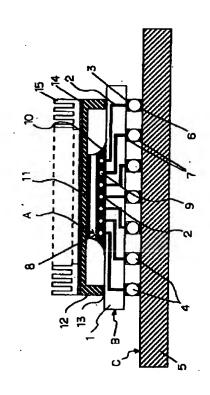
(51) Int.CL.7	識別記号		ΡΙ						Ť	7] *( <b>参考</b> )
H01L 23/0	2		H0:	1L 2	23/02				J	5 F O 3 6
21/6	0 311			2	21/60		3	1 1	l S	5 F O 4 4
23/0	8			2	23/08				С	
23/1	2		23/12					L		
23/3	6		·					J		
·		審査請求	未請求	請求以	質の数12	OL	(全	7	頁)	最終頁に続く
(21)出願番号	特顧平11-276865		(71)	人類出	000006	633				
					京セラ	会  大	社			
(22)出顧日	平成11年9月29日(1999.9.2	9)			京都府	京都市	伏見	<b>工</b> 作	自田村	羽殿町6番地
			(72)	発明者	米倉	秀人				
					鹿児島!	県国分	市山	FI	「1番	4号 京セラ株
					式会社	総合研	究所	þ		
			(72)	発明者	東昌	彦				
					鹿児島!	県国分	市山	F III	「1番	4号 京セラ株
					式会社	総合研	究所	þ		
			(72)	発明者	國分	正也				
					鹿児島	具国分	市山门	F III	「1番	4号 京セラ株
					式会社	総合研	究所	4		
										最終頁に続く

# (54) 【発明の名称】 半導体素子用パッケージおよびその実装構造

# (57)【要約】

【課題】放熱用のリッドを具備する半導体素子用パッケージを外部回路基板に実装した場合も強固でかつ長期に わたり安定した電気接続を維持させる。

【解決手段】メタライズ配線層2が被着形成された絶縁基板1の表面に、接続用電極8を備えた半導体素子Aを載置し、メタライズ配線層2と接続用電極8とをロウ付けしてなり、半導体素子Aを覆うようにして絶縁基板1表面に取着され、その一部を半導体素子Aの上面と接着した高熱伝導性蓋体12と、絶縁基板1裏面に設けられ半導体素子Aと電気的に接続された接続端子9を具備する半導体素子用パッケージBを有機樹脂を含有する外部回路基板Cに実装してなる構造において、絶縁基板1の40~150℃における熱膨張係数が8乃至20ppm/℃であり、高熱伝導性蓋体12を絶縁基板1の熱膨張係数よりも小さい材料によって形成する。



## 【特許請求の範囲】

【請求項1】メタライズ配線層が被着形成された絶縁基板の表面に接続用電極を備えた半導体素子を載置し、前記メタライズ配線層と前記半導体素子の接続用電極とを口ウ付けしてなるとともに、前記半導体素子を覆うようにして前記絶縁基板表面に取着され且つその一部を前記半導体素子の上面と接着してなる高熱伝導性蓋体と、前記絶縁基板裏面に設けられ前記半導体素子と電気的に接続された接続端子とを具備する半導体素子用パッケージにおいて、前記絶縁基板の40~150℃における熱勝10張係数が8乃至20ppm/℃であり、且つ前記高熱伝導性蓋体が前記絶縁基板の熱膨張係数よりも低いことを特徴とする半導体素子用パッケージ。

【請求項2】前記半導体素子の上面を、高熱伝導性接着 材によって前記高熱伝導性蓋体に接着してなる請求項1 記載の半導体素子用パッケージ。

【請求項3】前記高熱伝導性蓋体の上面に、放熱フィンを接合してなる請求項1または請求項2記載の半導体素 子用パッケージ。

【請求項4】前記高熱伝導性蓋体が、アルミニウムとS 20 i Cとの複合材料からなることを特徴とする請求項1乃 至請求項3のいずれか記載の半導体素子用パッケージ。 【請求項5】前記絶縁基板が、ガラスセラミックスからなり、前記メタライズ配線層が銅を主成分とする導体からなることを特徴とする請求項1乃至請求項4のいずれ

【請求項6】前記半導体素子が前記絶縁基板表面のメタライズ配線層に、フリップチップ実装してなる請求項1 乃至請求項5のいずれか記載の半導体素子用パッケージ。

か記載の半導体素子用パッケージ。

【請求項7】メタライズ配線層が被着形成された絶縁基板の表面に接続用電極を備えた半導体素子を載置し、前記メタライズ配線層と前記半導体素子の接続用電極とを口か付けしてなるとともに、前記半導体素子を覆うようにして前記絶縁基板表面に取着され且つその一部を前記半導体素子の上面と接着してなる高熱伝導性蓋体と、前記絶縁基板裏面に設けられ前記半導体素子と電気的に接続された接続端子を具備する半導体素子用パッケージを、有機樹脂を含有する絶縁基材を備えた外部回路基板表面に実装してなる実装構造において、前記絶縁基板の表面に実装してなる実装構造において、前記絶縁基板の表面に実装してなる実装構造において、前記絶縁基板の表面に実装してなる実装構造において、前記絶縁基板の名のであり、且つ前記高熱伝導性蓋体が前記絶縁基板の熱膨張係数よりも低く、また前記外部回路基板の絶縁基材の熱膨張係数よりも小さいことを特徴とする半導体素子用パッケージの実装構造。

【請求項8】前記半導体素子の上面を、高熱伝導性接着 材によって前記高熱伝導性蓋体に接着してなる請求項7 記載の半導体素子用パッケージの実装構造。

【請求項9】前記高熱伝導性蓋体の上面に、放熱フィンを接合してなる請求項7または請求項8記載の半導体素 50

子用パッケージの実装構造。

【請求項10】前記高熱伝導性蓋体が、アルミニウムと SiCとの複合材料からなることを特徴とする請求項7 乃至請求項9のいずれか記載の半導体素子用パッケージ の実装構造。

【請求項11】前記絶縁基板が、ガラスセラミックスからなり、前記メタライズ配線層が銅を主成分とする導体からなることを特徴とする請求項7乃至請求項10のいずれか記載の半導体素子用パッケージの実装構造。

【請求項12】前記半導体素子を前記絶縁基板表面のメタライズ配線層にフリップチップ実装してなる請求項7 乃至請求項11のいずれか記載の半導体素子用パッケージの実装構造。

## 【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体素子用バッケージに関し、特に大型の配線基板上に半導体素子をロウ付けにより表面実装し、その半導体素子から発生する熱を放熱するための高熱伝導性蓋体を具備してなり、使用耐久性、信頼性に優れた半導体素子用パッケージとその実装構造に関する。

[0002]

【従来技術】従来より、配線基板は絶縁基板の表面あるいは内部にメタライズ配線層が配設された構造からなる。また、この配線基板の代表的な例として、半導体集子、特にLSI(大規模集積回路素子)等の半導体集積回路素子を収容するための半導体素子収納用パッケージは、一般にアルミナセラミックスからなる絶縁基板の表面および内部には、タングステン、モリブデン等の高融のおよび内部には、タングステン、モリブデン等の高融のおよび内部には、タングステン、モリブデン等の高融のおよび内部には、タングステン、モリブデン等の高融のおよび内部には、タングステン、モリブデン等の高融のおよび内部には、タングステン、モリブデン等の高融を最初末から成る複数個のメタライズ配線層が配設され、上部に載置される半導体素子と電気的に接続される。一般に、半導体素子の集積度が高まるほど、半導体素子に形成される電極数も増大するが、これに伴いこれを収納する半導体収納用パッケージにおける端子数も増大することになる。

【0003】電極数が増大するに伴い、対応する接続端子の設置密度を変えない場合は、パッケージ自体の寸法を大きくする必要があるが、最近では、パッケージの小型化の要求が強いため、その寸法を大きくするにも限界がある。

【0004】従って、パッケージにおける接続端子の設置密度は高くならざるをえないが、それも最近の半導体素子の高度集積化傾向に対しては従来のワイヤボンディング方式の接続方法では十分な対応が困難になり、限界に近づきつつある。

【0005】そのため最近では、バッケージと半導体素子との接続は、半導体素子の周辺からバッケージの接続端子ワイヤで繋ぐワイヤボンディング方式から半導体素子下面の接続用電極とバッケージの接続端子とを直接ロウ付けするフリップチップ実装に移行しつつある。

10

【0006】また、このフリップチップ実装による接続 では、半導体素子とパッケージの絶縁基板との間に熱硬 化性樹脂と球状フィラーとの複合体からなるアンダーフ ィル剤と呼ばれる充填剤を注入後硬化させ、半導体素子 の実装部を機械的に補強することがしばしば行われる。 【0007】また、昨今の半導体素子の高発熱化にとも ない、半導体素子から発生した熱を放熱するために、放 熱フィンを具備した<del>半導体素子収納</del>用パッケージが多く 使用される傾向にある。そこで、リッドと呼ばれる高熱 伝導性蓋体を基板表面に取付け、さらにこのリッド上面 に放熱フィンを取り付けた構造の半導体素子収納用パッ ケージが提案されている (特開平8-264688号公 報参照)。

【0008】この提案によれば、アルミナセラミック製 のパッケージ基体と熱膨張係数が同等な材質からなるア ルミナやコバールなどからなるリッドを有し、基体表面 に搭載した電子部品から発生した熱をリッドを介して放 熱フィンに伝導することができる。

【0009】一方で、このようなパッケージの外部回路 基板への実装は、前記半導体素子が搭載されたパッケー 20 ジの裏面に、いわゆるボールグリッドアレイ (BGA) のように、半田ボールからなる接続端子を取着し、この 接続端子を介して外部回路基板表面の電極にロウ材によ って電気的に接続してなる。なお、外部回路基板は、お もに、プリント基板の絶縁基材はガラスーエポキシ樹脂 複合材料などのように、有機質材料ないし有機質材料と 無機質材料との複合材で構成される。

【0010】しかしながら、BGAのような接続端子を 高密度に形成したパッケージの絶縁基板として従来より 使用されているアルミナ、ムライト等のセラミックスを 30 用いると、上記プリント基板などの外部回路基板に表面 実装した場合、半導体素子の作動時に発する熱が絶縁基 板と外部回路基板の両方に繰り返し印加され、前記外部 回路基板と絶縁基板との熱膨張係数差によって熱応力が 発生し、この応力によって、接続端子が絶縁基板から剥 離したり、接続端子にクラックが生じ、配線基板を外部 回路基板上に長期にわたり安定に維持できないという問 題があった。

【0011】そこで、本出願人は、従来のアルミナ、ム ライト等のセラミックスに変えて、絶縁基板を高熱膨張 40 セラミック材料によって形成することによってパッケー ジの絶縁基板と外部回路基板の絶縁基材との熱膨張差を 小さくすることにより接続信頼性を改善することを提案 した (特開平8-279574号、特願平8-3220 38号)。

# [0012]

【発明が解決しようとする課題】しかしながら、上記高 熱膨張セラミック材料を絶縁基板として用い、前記特開 平8-264688号公報のように、絶縁基板と同等の 熱膨張係数を有する同じ材質からなるリッドを取り付け 50 ク絶縁基板1の表面および内部にメタライズ配線層2が

た半導体素子収納用パッケージを前記プリント基板等の 外部回路基板に表面実装した場合、半導体素子の作動停 止による熱サイクルが印加されると、特に冷却過程にお いてたとえ絶縁基板に高熱膨張ガラスセラミックスを用 いても外部回路基板との熱膨張差は存在するために、絶 縁基板は外部回路基板との実装面が凸となるように撓も うとするが、絶縁基板は実装面と反対側に強固に接合さ れたリッドによって拘束されているために絶縁基板はほ とんど撓むことができない。その結果、外部回路基板の 絶縁基板との実装面が凸となるように撓んでしまう。

【0013】この撓みは配線基板と外部回路基板との接 続端子のうち、外周に位置する両者の接続部を引き剥が す方向に作用する結果、接続端子が絶縁基板より剥離し たり、接続端子にクラックなどが生じ、配線基板を外部 回路基板上に長期にわたり安定に維持できないという欠 点を有していた。

【0014】従って、本発明では、上記のようなリッド を具備する半導体素子用パッケージを外部回路基板に実 装した場合においても、強固でかつ長期にわたり安定し た電気接続を維持させることのできる長期使用信頼性に 顕著に優れた半導体素子用パッケージとその実装構造を 提供することを目的とするものである。

#### [0015]

【課題を解決するための手段】本発明者らは、メタライ ズ配線層が被着形成された絶縁基板の表面に接続用電極 を備えた半導体素子を載置し、前記メタライズ配線層と 前記半導体素子の接続用電極とをロウ付けしてなるとと もに、前記半導体素子を覆うようにして前記絶縁基板表 面に取着され且つその一部を前記半導体素子の上面と接 着してなる高熱伝導性蓋体と、前記絶縁基板裏面に設け られ前記半導体素子と電気的に接続された接続端子とを 具備する半導体素子用パッケージに対して、種々検討し た結果、絶縁基板の40~150℃における熱膨張係数 を8乃至20ppm/℃とし、且つ前記高熱伝導性蓋体 を前記絶縁基板の熱膨張係数よりも低い材料によって形 成し、また、かかる半導体用パッケージを外部回路基板 に実装する場合には、前記半導体素子用パッケージにお ける絶縁基板の熱膨張係数を外部回路基板における絶縁 基材の熱膨張係数よりも小さくなるようにすることによ り、上記目的が達成できることを見いだした。

## [0016]

【発明の実施の形態】以下、本発明に係わる実施形態に ついて詳細に説明する。 図1は、本発明の半導体素子用 パッケージと、その実装構造の一例を示す概略断面図で ある。 図1 は、 本発明におけるパッケージとして接続端 子がボール状端子からなるBGA型パッケージを例とし たものであり、Aは半導体素子、BはBGA型パッケー ジ、Cは外部回路基板である。

【0017】図1において、パッケージBは、セラミッ

被着形成されており、またパッケージBの底面には、接続パッド3が形成され、絶縁基板1の表面および内部に配設されたメタライズ配線層2と電気的に接続されている。この図のBGA型パッケージにおいては、接続パッド3には、接続端子として球状端子4が半田などにより接続されている。

【0018】一方、外部回路基板Cは、いわゆるプリント基板からなり、ガラスーエポキシ樹脂、ガラスーポリイミド樹脂複合材料などの有機樹脂を含む材料からなる絶縁基材5の表面に、Cu、Au、Al、Ni、Pb-Snなどの金属からなる接続パッド6が被着形成されたものである。

【0019】そして、この外部回路基板Cの接続パッド 6にパッケージBの球状端子4が半田7などにより接続 されて、パッケージBが外部回路基板Cの表面に実装さ れている。

【0020】パッケージBを構成する絶縁基板1は、一40℃~150℃における熱膨張係数が8乃至20ppm/℃のセラミックスから構成される。これは、有機樹脂を含む絶縁基材5を具備する外部回路基板Cとの長期20接続信頼性を得るために必要である。よって、絶縁基板1の熱膨張係数が8ppm/℃よりも小さいか、あるいは20ppm/℃よりも大きいと、外部回路基板Cとの熱膨張差が大きくなり、熱膨張差に起因する応力によって接続信頼性が損なわれるためである。

【0021】また、パッケージBの表面に実装される半 導体素子Aの底面に複数の接続用電極8が設けられてお り、パッケージBの表面のメタライズ配線層2と半田な どのロウ材からなる接続端子9により電気的に接続され ており、その周りには通常、熱硬化性樹脂からなるアン 30 ダーフィル剤10が充填され、補強されている。

【0022】本発明によれば、上記の半導体素子AをバッケージBの表面に口ウ付け実装した構造において、半導体素子Aの上面、すなわち、半導体素子AのパッケージBへの実装面の反対側の面には、絶縁基板1より熱膨張係数が低い高熱伝導性蓋体(以下、単にリッドという。)12が高熱伝導性樹脂11によって接着されている。さらにはリッド12は、絶縁基板1と接着剤13によって接合される。

【0023】このような実装構造においては、リッド12の熱膨張係数が絶縁基板1の熱膨張係数と同等とするために、リッド12と前記絶縁基板1とを同一材料によって形成した場合、リッド12と前記絶縁基板1とのヤング率も同等であるため、温度サイクル試験において絶縁基板1と外部回路基板Cとの熱膨張差により外部回路基板Cには撓みが発生するが、絶縁基板1、リッド12によって拘束されている結果、絶縁基板1は撓むことができず、前記外部回路基板Cと絶縁基板1との接続部に応力が集中し絶縁基板1と外部回路基板Cとの接続が不安定になる。

【0024】そこで、本発明によれば、リッド12を絶縁基板1より熱膨張係数の低い材質によって形成し、リッド12<絶縁基板1</td>

教が大きくをるように組み合わせ、パッケージBの絶縁基板1を外部回路基板Cとの実装面側が凹となるように 攪ませることができる結果、熱膨張差により発生する絶縁基板1と外部回路基板Cとの接続部に作用する応力を低減することができるのである。

6

【0025】このリッド12は、上記の熱膨張関係を満 10 足するとともに、その役割上、高熱伝導性を有すること が望まれる。具体的には、A1-SiC複合材料(A1 SiC)、Cu-W合金、Fe-Ni-Co合金のうち の1種を挙げることができ、これらの組成を変化させる ことにより、熱膨張特性を容易に変えることができ、用 いるパッケージの絶縁基板の熱膨張特性に合わせて、適 宜選択使用する。

【0026】本発明において、半導体素子Aの上面、すなわち、半導体素子AのパッケージBへの実装面の反対側の面にリッド12を取り付けるには、まず、半導体素子Aを絶縁基板1に実装後、半導体素子Aの上面とリッド12の間に高熱伝導性樹脂を充填する。この高熱伝導性樹脂としては具体的にはシリコーン樹脂が用いられる。リッド12は接着剤13で絶縁基板1に取り付けられる。この接着剤としては具体的にはエボキシ樹脂が用いられる。この接着剤としては具体的にはエボキシ樹脂が用いられる。この時、リッド12の絶縁基板1への取付は、リッド12が例えば平面的にみて四角形状である場合、絶縁基板1に対して四角形状の全ての周囲を接続すると、リッド12の絶縁基板1への機械的な拘束力が大きくなってしまうために、絶縁基板1への取付は、四角形状の4隅のみを接続することが望ましい。

【0027】なお、本発明におけるパッケージBの熱膨 張係数が8乃至20ppm/℃である絶縁基板1は、本 発明者らが先に提案した、例えば、BaOを5乃至60 重量%の割合で含有する低軟化点、高熱膨張のガラスを 用いて、所定のフィラーとを混合し焼成した高熱膨張性 を有し、しかも1000℃以下の低温でCuなどの低抵 抗金属と同時焼成可能なガラスセラミック焼結体からな る。その他、特願平8-322038号の明細書中に記 載されているような、例えば、リチウム珪酸系ガラス、 40 PbO系ガラス、ZnO系ガラス、BaO系ガラス等の ガラス成分にエンスタタイト、フォルステライト、フォ ルステライトとSiOz 系フィラー、MgO、Zr Oz、ペタライト等の各種セラミックフィラーの複合材 料によって形成される。

【0028】例えば、上記ガラスに20万至90体積%、上記フィラー80万至10体積%の割合で混合した混合粉末に、適宜有機バインダーを添加してスラリーを作製し、そのスラリーをシート状に成形した後、そのシート状成形体の表面に、Cu、Au、Agなどの低抵抗50金属を含む導体ペーストを印刷塗布する。また、所望に

7

より、シート状成形体の所定箇所にパンチングやレーザー等によりスルーホールを形成して、スルーホール内に前記導体ペーストを充填する。そして、そのシート状成形体を積層圧着して積層体を作製した後、これを大気中あるいは窒素雰囲気で800乃至1000℃で焼成することにより絶縁基板を作製することができる。

【0029】また、上記リッド12の上面には、所望により図1に示すように、エボキシ樹脂等の接着剤14を用いて放熱フィン15を取着して、半導体素子Aから発生した熱をさらに効率的に放熱させることもできる。【0030】

【実施例】表1に示す各種セラミック材料について、5 mm×4mm×40mmの形状のセラミック焼結体を作 製した後、各焼結体について熱膨張係数を測定した。測 定値を表1に示す。

【0031】 【表1】

20

10

\_~

30

【0032】また、表1に示す各種セラミック焼結体を 絶縁基板として用いて、それらに銅からなるメタライズ 40 配線層及びスルーホール導体を形成し、また、パッケー ジ上面のスルーホール導体に接続する個所に半導体素子 と接続される多数の電極パッドを形成し、さらに底面に は、外部回路基板と接続するための接続パッドを形成 し、メタライズ配線層、スルーホール導体、電極パッド、接続パッドとともに、絶縁基板と窒素雰囲気中で9 50℃で同時焼成してパッケージを作製した。 【0033】そして、パッケージの底面の接続パッド に、高融点半田(Sn:Pb重量比=10:90)から なる球状端子を低融点半田(Sn:Pb重量比=63: 50 37)により取り付けてパッケージを作製した。作製し たパッケージは、縦×横×厚みを40mm×40mm× 1mmとした。

【0034】そして、電極パッドにNiメッキを施した後、電極パッドに対して、0乃至100℃における熱膨張係数が2.8ppm/℃のSiからなる半導体素子を準備し、半導体素子の底面に配設された接続用電極を低融点半田により電極パッドに接続して実装した後、半導体素子とパッケージとの間の空隙にアンダーフィル剤(エポキシ樹脂)を注入し、180℃で2時間熱処理して硬化させて半導体素子をパッケージに固着した。

【0035】その後、パッケージの上面に実装された半 導体素子の上面に高熱伝導性樹脂(シリコーン樹脂)を 塗布し、さらに、リッドのパッケージとの接着部に接着 剤(エボキシ樹脂)を塗布した後、リッドを位置合わせ して150℃で硬化させて固着した。

【0036】そして、この半導体素子及びリッドを実装 したパッケージを、ガラスエポキシ基板からなる-40\* \*乃至125℃における熱膨張係数が20ppm/℃の絶 縁基材の表面に銅箔からなる接続パッドが形成されたプ リント基板に対して、パッケージの球状端子と、プリン ト基板の接続パッドとが接続されるように位置あわせし て低融点半田を用いて窒素雰囲気中で240℃で3分間 熱処理してパッケージをプリント基板の表面に実装し た。

【0037】(温度サイクル試験)上記のようにパッケージをプリント基板表面に実装したものを大気雰囲気に 10 て-40℃と125℃の各温度に制御した高温槽に試験サンプルを15分/15分の保持を1サイクルとして最高1000サイクル繰り返した。そして、100サイクル毎にプリント基板の接続パッドとパッケージとの電気抵抗を測定し電気抵抗に変化が生じるまでのサイクル数を表2に示した。

【0038】 【表2】

試料	絶縁基板		温度サイクル		
No.	材料	材質	熱膨張係数	ヤング率	試験(回)
		SiC含有量(重量%)	(ppm/°C)	(Gpa)	
1	A	AISiC (30)	6	148	>1000
2	A	AISiC (40)	8	140	>1000
3	A	AJSIC (50)	10	133	>1000
4	A	AlSiC (60)	12	125	>1000
5	Α	AJSiC (70)	14	117	900
6	A	Alsic (80)	16	108	850
7	Α	Alsic (90)	18	102	800
8	В	Alsic (30)	6	148	>1000
9	В	Alsic (40)	8	140	>1000
10	В	AISIC (50)	10	133	>1000
11	В	AISiC (60)	12	125	900
12	В	AISiC (70)	14	117	850
13	В	Alsic (80)	16·	108	800
14	<u> </u>	Alsic (90)	18	102	700
15	С	AISiC (30)	6	148	>1000
16	С	AISIC (40)	8	140	>1000
17	C	AISIC (50)	10	133	>1000
18	С	Alsic (60)	12	125	>1000
19	С	AISiC (70)	14	117	>1000
20	С	Alsic (80)	16	108	>1000
21	<u> </u>	Alsic (90)	18	102	950
22	D	AISiC (30)	6	148	300
23	D	AISIC (40)	8	140	200
24	D	AISIC (50)	10	133	150
25	D	AISiC (60)	12	125	100
26	D	AISiC (70)	14	117	100
27	D	AISiC (80)	16	108	50
28	D	AISiC (90)	18	102	50

【0039】表1、表2から明らかなように本発明であるパッケージの絶縁基板よりも熱膨張係数が低い材質からなるリッドを有する実装構造、即ち、試料No.1~

※クル試験においてパッケージとプリント基板との間に電 気抵抗変化は全く見られず、極めて安定で良好な電気的 接続を維持した。上記以外の試料No.5~7、11~1

4、8~10、15~20では1000回までの熱サイ※50 4、21 (本発明外の試料) では熱サイクル試験100

12

11

0サイクル未満でパッケージとプリント基板との間に電 気抵抗変化が見られ、パッケージとプリント基板の接続 部で球状端子が絶縁基板から剥離したり、接続部にクラ ックなどが生じた。また、絶縁基板材料としてD:アル ミナを用いた試料No. 22~28はパッケージとプリン ト基板間の実装信頼性が低いものであった。

# [0040]

【発明の効果】上述した通り、本発明によれば、パッケ ージの絶縁基板より熱膨張係数の低い材質からなるリッ ドをパッケージに取り付けることにより、パッケージと 10 9 接続端子 外部回路基板との熱膨張差により接続部に作用する応力 を低減することができる。これにより、パッケージと外 部回路基板との間で接続不良を起こすことが無く、長期 にわたり確実で強固な電気的接続を保持させることがで きる。

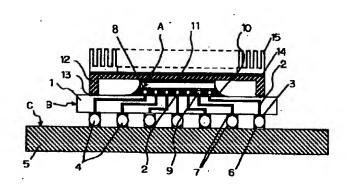
#### 【図面の簡単な説明】

【図1】本発明の半導体素子用パッケージの一実施態様 としてBGA型の半導体素子用パッケージとその実装構 造を説明するための断面図である。

# 【符号の説明】

- 1 絶縁基板
- 2 メタライズ配線層
- 3 接続パッド
- 4 球状端子
- 5 絶縁基板
- 6 接続パッド
- 7 半田
- 8 接続用電極
- - 10 アンダーフィル材
  - 11 高熱伝導性樹脂
  - 12 高熱伝導性蓋体
  - 13,14 接着剤
  - 15 放熱フィン
  - A 半導体素子
  - B パッケージ
  - C 外部回路基板

【図1】



フロントページの続き

(51) Int. Cl. 7

識別記号

FΙ

テーマコード(参考)

HO1L 23/36

(72)発明者 永江 謙一 鹿児島県国分市山下町1番4号 京セラ株

式会社総合研究所内

Fターム(参考) 5F036 AA01 BB06 BB08 BB14 BB21 BD03 BD13 BE09 5F044 KK02 LL01 RR10